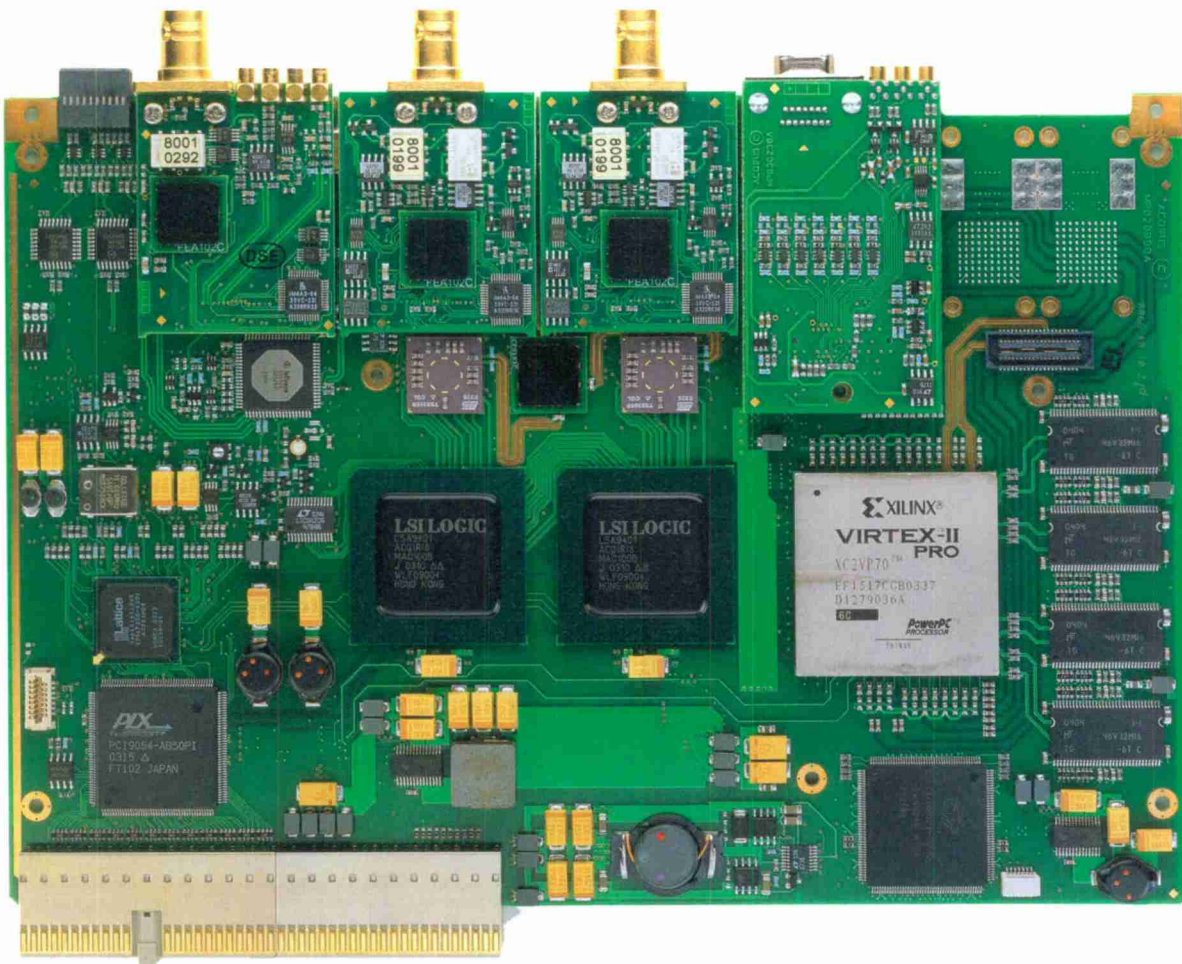




Binkert Publishing GmbH  
5080 Laufenburg  
062/ 869 79 00  
www.polyscope.ch

Medienart: Print  
Medientyp: Fachpresse  
Auflage: 12'400  
Erscheinungsweise: 25x jährlich

Themen-Nr.: 375.16  
Abo-Nr.: 1034417  
Seite: 18  
Fläche: 73'186 mm<sup>2</sup>



*Für eine hochauflösende Spektrumanalyse in der Radiometrie kommt ein FPGA zum Einsatz*

## Die Entwicklung der FPGA

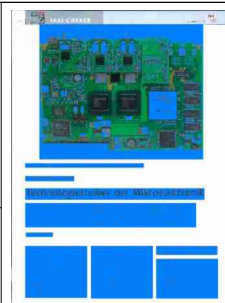
# Technologietreiber der Mikroelektronik

FPGA (Field programmable Gate Arrays) gehören neben den Mikroprozessoren und den Speicherbausteinen zu den Technologietreibern der Mikroelektronik. Während Letztere weitherum bekannt sind, wissen über FPGA relativ wenige Bescheid. Dabei sind die Entwicklung und die daraus resultierenden Möglichkeiten bei FPGA vielseitiger und interessanter.

### » Michael Pichler

Die meisten Menschen kennen die rasante Entwicklung der Mikroprozessoren. Nimmt man sich einige Exemplare aus der Intel-Familie und betrachtet deren Kennzahlen, ist man im-

mer wieder von Neuem verblüfft. Im Jahr 1974 erschien der 8080, welcher aus 6000 Transistoren in einer 6-µm-Technologie gefertigt wurde. Zehn Jahre später waren die 386er-Prozessoren aktuell, nochmals zehn Jahre danach die



Pentium. Heute ist der Core i7 von Intel in vielen Computern verbaut, der aus über 731 Millionen Transistoren einer 45-nm-Technologie besteht. Der Systemtakt hat sich zirka alle zehn Jahre verzehnfacht und liegt heute bei 3 GHz. Eine ähnliche Entwicklung, allerdings viel weniger bekannt, machten die programmierbaren Bausteine, die sogenannten FPGA.

Mit FPGA lassen sich digitale Schaltungen realisieren. Sie bestehen einerseits aus programmierbaren Standardzellen und andererseits aus spezifischen Funktionsblöcken wie Speicher, Multiplizierer, Akkumulierer und PLL für die Takterzeugung. Dank dem Fokus auf digitale Anwendungen sind FPGA heutzutage neben den Speicherbausteinen die Technologietreiber.

#### Entwicklung in den letzten 20 Jahren

Ich selbst bin seit Anfang der 90er-Jahre in der Mikroelektronik tätig. Das war die Zeit, als das Internet aufkam und der weltweite Datenverkehr digitalisiert wurde. Während ich digitale ASIC für die Datenautobahn entwickelte, kamen die ersten programmierbaren Chips auf den Markt. Ihr Hauptverwendungszweck war die Minimierung der vielen diskreten Bauteile auf den Leiterplatten. Erst gegen Ende des letzten Jahrtausends war die Technologie reif, um komplexere Funktionen auf einem Chip zu implementieren. Am Beispiel von drei Projekten, die am Institut für Mikroelektronik während der letzten zwölf Jahre entwickelt wurden, lassen sich die Fortschritte bei den FPGA anschaulich erläutern.

#### Erstes Projekt – Co-Prozessor

Beim ersten Projekt entwickelte unser Institut einen Co-Prozessor, der ein kamerabasiertes Realtime-Trackingsystem erlaubte. Dabei wurden vor allem Multiplikationen und Additionen, welche in einem Mikroprozessor sehr rechenaufwendig sind, in einen Xilinx-FPGA der XC4000er-Familie ausgelagert, da dieser die Ergebnisse in einem Taktzyklus berechnen kann. Zu erwähnen ist, dass diese arithmetischen Funktionen alle mit den normalen Standardzellen aufgebaut wurden. Ein optimales Platzieren und Verdrahten der

einzelnen Logikzellen war zwingend, um die geforderte 80-MHz-Taktrate zu erreichen.

#### Zweites Projekt – Spektrumanalysator

Beim zweiten Projekt ging es um einen Spektrumanalysator in der Radioastronomie, welcher ein Signalspektrum von 1 GHz Bandbreite in 16384 Spektralwerte wandelt und diese über eine beliebige Zeit aufakkumuliert, um die gesuchten Signale aus einem Rauschtopf hervorzuholen. Kernelement war dabei die Implementierung einer Fastfouriertransformation (FFT). Um die dafür nötige Performance zu erreichen, mussten wir einen FPGA auswählen, der über möglichst viele dedizierte Multiplizierer und Speicherblöcke verfügte. Dies war zu jener Zeit ein Xilinx-Virtex-2-Pro.

#### Drittes Projekt – Sensordaten auslesen

Das dritte Projekt ist aktuell und basiert auf einem FPGA aus der Stratix-III-Familie von Altera. Der Chip wird zwischen einem 3D-Sensor und einem Host-Rechner eingesetzt. Seine Aufgabe ist, die Daten aus dem Sensor auszulesen, in einem dynamischen RAM zwischenspeichern, mehrere Oberflächenerkennungsalgorithmen zu berechnen und schlussendlich das Resultat via USB oder einem GBit-Link dem Host-Rechner zu senden.

#### DSP-basierte Variante ist zu langsam

Allen drei Projekten gemeinsam ist, dass die Berechnung mit einer DSP-basierten Variante zu langsam wäre. Beim Tracking-System übernahm der FPGA nur eine Co-Prozessor-Funktion, während beim Spektrumanalysator der gesamte Algorithmus im FPGA berechnet wurde. Bei der 3D-Oberflächenerkennung kommen zudem noch komplexe Schnittstellen zu DDR2-Speicher und GBit-Link dazu.

Die modernsten FPGA werden in 28-nm-Technologien gefertigt und die Datenrate an den Ein-/Ausgängen kann bis 28 GBit/s betragen (zum Vergleich: USB 3.0 arbeitet bis Maximum 5 GBit/s). Mit über einer Million Registern, 4000 Multiplizierern und 2000 internen Speicherblöcken lassen sich fast beliebige Funktionen realisieren.

#### Der richtige Entwicklungsprozess

Das Arbeiten mit komplexen Chips hat mit



Binkert Publishing GmbH  
5080 Laufenburg  
062/ 869 79 00  
www.polyscope.ch

Medienart: Print  
Medientyp: Fachpresse  
Auflage: 12'400  
Erscheinungsweise: 25x jährlich

Themen-Nr.: 375.16  
Abo-Nr.: 1034417  
Seite: 18  
Fläche: 73'186 mm<sup>2</sup>

der Vorgehensweise, wie man sie bei den ersten programmierbaren IC noch kannte, nicht mehr viel gemeinsam. Das Elektronikerwissen, dass in einem 7400 ein Vierfach-NAND-Gatter steckt oder dass sich mit dem Karnaugh-Diagramm eine Wahrheitstabelle optimieren lässt, hilft da nicht mehr weit. Der Entwickler muss verstehen, wie man ein Problem abstrahiert und seine Komplexität in kleine Funktionen partitioniert. Man beschreibt die Funktionen in Hochsprachen wie VHDL oder Verilog. Diese gibt es zwar seit über zwanzig Jahren, sind aber nach wie vor «state-of-the-art». Die grossen Herausforderungen stecken momentan eher in der Verifikation.

Da die funktionale Beschreibung für einen grösseren FPGA gut und gerne 100'000 Zeilen Code umfasst, wird ein Design zuerst simuliert, bevor es auf den FPGA programmiert wird, um dann im Labor ausgemessen zu werden. Und da man viel Zeit für Simulationen und Fehlersuchen aufwenden muss, unternimmt man grosse Anstrengungen,

um mit besseren Methoden effizienter arbeiten zu können. Ein neuer Ansatz ist die Unified Verification Methodology. Dabei wird die Verifikationsumgebung nach einem objektorientierten Ansatz aufgesetzt, und Verbindungen zwischen einzelnen Objekten werden nicht auf Ebene, sondern auf einer abstrakteren Transaktionsebene verbunden.

Mit diesen und noch weiteren Verbesserungen versucht man, mit der Technik Schritt zu halten, denn die Mikroelektronik unterliegt seit 50 Jahren dem Mooreschen Gesetz, das besagt: Die Möglichkeiten verdoppeln sich alle 18 Monate. Ich bin gespannt, wie sich die Situation in weiteren 10 Jahren präsentieren wird. «

#### Infoservice

FAEL, Thomas Hauser  
Langackerweg 10, 5003 Würenlingen  
Tel. 079 573 20 27  
praesident@fael.ch, www.fael.ch

#### FAEL kompakt

FAEL: Swiss Engineering Fachgruppe für Elektronik & Informatik

Mitglieder: 691

Gründung: 1978

Präsident: Thomas Hauser, Dipl.-Ing. HTL/STV

Kontakt: Thomas Hauser, Langackerweg 10, 5003 Würenlingen, Tel. 079 573 20 27, praesident@fael.ch, www.fael.ch

#### Autor

Michael Pichler (michael.pichler@fael.ch) ist seit zwanzig Jahren in der Mikroelektronik tätig. Er arbeitet am Institut für Mikroelektronik der FHNW in Windisch, leitet u.a. das Master of Advanced Studies in Microelectronics und führt Weiterbildungskurse zum Thema FPGA-Entwicklung durch.



$$K^2 = \frac{\left( \sum_{i=1}^n r_i s_{ij} - \frac{1}{n} \sum_{i=1}^n r_i \sum_{i=1}^n s_{ij} \right)^2}{\left( \sum_{i=1}^n r_i^2 - \frac{1}{n} \sum_{i=1}^n r_i \sum_{i=1}^n r_i \right) \left( \sum_{i=1}^n s_{ij}^2 - \frac{1}{n} \sum_{i=1}^n s_{ij} \sum_{i=1}^n s_{ij} \right)}$$

Für das Realtime-Trackingsystem lagerte man Teile dieses Algorithmus in ein FPGA aus